

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**



⑮ **BUNDESREPUBLIK
DEUTSCHLAND**



**DEUTSCHES
PATENT- UND
MARKENAMT**

**F-001
Patentschrift
DE 198 57 043 C 1**

⑨ Int. Cl.7:
H 01 L 23/66
H 01 L 23/50
H 01 L 23/02

② Aktenzeichen: 198 57 043.0-33
② Anmeldetag: 10. 12. 1998
④ Offenlegungstag: -
④ Veröffentlichungstag
der Patenterteilung: 2. 3. 2000

DE 198 57 043 C 1

Innerhalb von 3 Monaten nach Veröffentlichung der Erteilung kann Einspruch erhoben werden

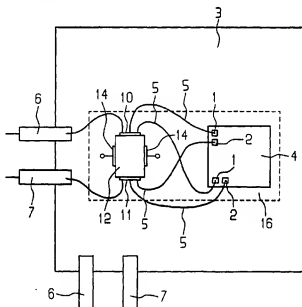
⑬ Patentinhaber:
Siemens AG, 80333 München, DE

⑭ Erfinder:
Reindl, Hartwig, 90537 Feucht, DE; Zuber, Wilhelm,
93053 Regensburg, DE

⑤⑤ Für die Beurteilung der Patentfähigkeit in Betracht
gezogene Druckschriften:
DE 197 28 692 A1
JP 1-27251 A - in: Patents Abstracts of Japan,
Sect. E, Vol. 13 (1989) No. 216 (E-760);

⑤⑤ **Schaltungsanordnung zum Entstören von integrierten Schaltkreisen**

⑤⑤ In das Gehäuse (3) eines Mikroschaltbausteins (4) ist ein Niederinduktivitäts-Kondensator (12) integriert. Die Kapazitätsanschlüsse (10, 11) des Niederinduktivitäts-Kondensators (12) sind über Bonddrähte (5) einerseits sternförmig mit den Masse- und Versorgungsspannungs-Bondstellen (1, 2) des Mikroschaltbausteins (4) und andererseits über weitere Bonddrähte (13) mit mindestens einem Versorgungsspannungs-Pinpaar (6, 7) verbunden. Mindestens ein Bezugspotential-Anschluß (14) des Niederinduktivitäts-Kondensators (12) ist elektrisch leitend mit einer schwebenden Massefläche (16) verbunden.



DE 198 57 043 C 1

Beschreibung

Die Erfindung betrifft eine Schaltungsanordnung zum Entstören von integrierten Schaltkreisen.

Die zunehmenden Anforderungen an die Leistungsfähigkeit moderner elektronischer Systeme, wie z. B. Steuergeräte, machen immer leistungsfähigere integrierte Schaltkreise (IC) erforderlich. So wird die Rechenleistung von Mikrocomputern durch stetige Verkleinerung der Chip-Strukturen, durch Einführung neuer Halbleitertechnologien und durch Steigerung der Systemtaktfrequenzen stetig verbessert. Andererseits führen die sehr schnellen Impulsanstiegs- und Impulsabfallzeiten derartiger Mikrocomputer zur Generierung schmalbandiger Störsignale, z. B. im Frequenzbereich zwischen 30 MHz und 1 GHz, die unter anderem über die Stromversorgungsverdrängung des Mikrocomputers abgestrahlt werden. Somit stellen moderne Mikrocomputer eine erhebliche Störquelle für umliegende Elektronikkomponenten, insbesondere Funkempfangsanlagen dar.

Um den heutzutage hohen EMV-Anforderungen elektronischer Systeme gerecht zu werden, ist eine wirkungsvolle und zuverlässige Entstörung von IC-Bausteinen unerlässlich. Für die Entstörung von Mikrocomputern ist es bekannt, die Spannungsversorgung einzelner Funktionsblöcke, wie CPU, Taktgenerator und Speicher, zu trennen und mehrere Versorgungsspannungsanschlüsse mit parallel geschalteten Glättungskondensatoren (Blockkondensatoren) am Mikrocomputer vorzusehen. Desweiteren werden häufig Metallgehäuse, sogenannte Tuner-Boxen, zusätzliche Ein-/Ausgangsfiler und Leiterplatten in Multilayer-Ausführung vorgesehen, um eine ausreichende Entstörung sicherzustellen. Derartige Entstörmaßnahmen sind in der Druckschrift W. Grözing, "Elektromagnetische Verträglichkeit von integrierten Schaltkreisen", VDI Berichte Nr. 1152, 1994, Seiten 441 bis 465 beschrieben. Trotz dieser sehr kostenintensiven Maßnahmen genügt eine derartige Entstörung von Mikrocomputern bisweilen nicht den gestellten EMV-Anforderungen.

Ein integrierter Schaltkreis, z. B. ein Mikrocomputer, weist immer eine Vielzahl einzelner Störquellen, wie z. B. Taktgenerator oder CPU, auf. Dabei ist das Abstrahlverhalten in entscheidendem Maße von den Anstiegs- und Abfallgeschwindigkeiten des Versorgungsstroms abhängig, d. h. je größer die Flankensteilheit dI/dt desto größer die Störabstrahlung. Um zu vermeiden, daß diese über die Versorgungsverdrängung über die gesamte Leiterplatte und letztlich über das gesamte elektronische System verteilt wird, wird üblicherweise parallel zu jedem Versorgungsspannungs-Pinpaar am IC-Gehäuse ein Blockkondensator geschaltet, der als Energiereserve für einen schnellen Strombedarf dient.

Die Wirkung des Blockkondensators wird dabei im wesentlichen von seiner Eigeninduktivität und den Anschlussinduktivitäten bestimmt. Je geringer der induktive Anteil ist, desto besser ist die Wirkungsweise des Blockkondensators in höheren Frequenzbereichen. Da der induktive Anteil aber technologiebedingt nicht beliebig verkleinert werden kann – bekannte Anordnungen liegen im Bereich von 10 nH, wird ein schneller Energiebedarf bei einer derartigen Anordnung nicht allein aus dem Blockkondensator gedeckt, sondern über großflächige und damit niederimpedante Rückstrompfade (Massflächen) teilweise aus dem Netzeil gespeist und somit ein Störsignal über das gesamte elektronische System verteilt.

In der DE 197 28 692 A1 ist ein IC-Baustein beschrieben bei dem innerhalb des Gehäuses in unmittelbarer Nähe zur integrierten Schaltung ein oder mehrere elektronische Bauelemente untergebracht sind. Durch die Verlegung von nor-

malerweise außerhalb des IC-Bausteins vorgesehenen Bauelementen in diesen hinein ist der IC-Baustein auch bei höchsten Frequenzen und Arbeitgeschwindigkeiten einsetzbar.

Außerdem ist es aus JP 1-27251 A, in: Patents Abstract of Japan, Sect. E, Vol. 13 (1989) No. 216 (E-760) bekannt, auf dem Trägerelement eines Mikroschaltbausteins einen Kondensator vorzusehen, um so die Induktivität zu verringern und Störsignale zu reduzieren.

Der Erfindung liegt die Aufgabe zugrunde, eine Schaltungsanordnung zu entwickeln, durch die eine zuverlässige Entstörung von integrierten Schaltkreisen gewährleistet ist.

Diese Aufgabe wird erfindungsgemäß durch eine Schaltungsanordnung mit den Merkmalen des Patentanspruchs 1 gelöst. Vorteilhafte Weiterbildungen der Erfindung sind in den Unteransprüchen niedergelegt.

Heutzutage sind Kapazitätsnetzwerke, wie z. B. ein X2Y 3 Terminal Capacitor der Firma Syfer, bekannt, die aufgrund ihrer besonderen, symmetrischen Struktur und der damit verbundenen wechselseitigen Aufhebung von Magnetfeldern eine sehr geringe Eigeninduktivität – im Bereich von 50 pH – aufweisen. Derartige Kapazitätsnetzwerke werden im folgenden allgemein als Niederinduktivitäts-Kondensatoren bezeichnet. Erfindungsgemäß wird ein solcher Niederinduktivitäts-Kondensator in das Gehäuse eines IC's integriert und alle Stromversorgungsanschlüsse des Mikrochips werden über Bonddrähte sternförmig mit dem Niederinduktivitäts-Kondensator verbunden. Durch die Anordnung innerhalb des IC-Gehäuses wird auch die Anschlussinduktivität im Vergleich zu herkömmlichen Strukturen erheblich gesenkt. Der Niederinduktivitäts-Kondensator stellt dann die von verschiedenen Funktionsblöcken schnell benötigte Energie in der erforderlichen Zeit unmittelbar am Mikrochip zur Verfügung. An der Außenseite des Gehäuses ist noch ein Spannungsversorgungs-Pinpaar zum Anschluß der Versorgungsleitungen notwendig. Dieses Pinpaar ist über Bonddrähte ebenfalls mit dem Niederinduktivitäts-Kondensator verbunden. Somit stehen alle übrigen, bisher genutzten Versorgungsspannungs-Pins am IC-Gehäuse für andere Funktionen zur Verfügung. Ebenso sind keine zusätzlichen Glättungskondensatoren notwendig, was zu einer enormen Platzersparnis auf der Leiterplatte führt. Durch den bisher unerreichten niederinduktiven Anschluß der Energiereserve für schnellen Strombedarf, werden die Störspannungen soweit verringert, daß häufig auf zusätzliche Entstörmaßnahmen, wie z. B. den Einsatz von Multilayer-Leiterplatten verzichtet werden kann.

Ein Ausführungsbeispiel der Erfindung wird im folgenden anhand der Figuren erläutert. Es zeigen:

Fig. 1 eine schematische Darstellung einer bekannten Schaltungsanordnung zum Entstören eines integrierten Schaltkreises und

Fig. 2 eine schematische Darstellung einer erfindungsgemäßen Schaltungsanordnung zum Entstören eines integrierten Schaltkreises.

Um das Verständnis der Erfindung zu erleichtern, sei eine bekannte Schaltungsanordnung zum Entstören eines integrierten Schaltkreises mit getrennter Spannungsversorgung anhand der Fig. 1 erläutert. Versorgungsspannungs-Bondstellen 1 und Masse-Bondstellen 2 eines in einem IC-Gehäuse 3 angeordneten Mikroschaltbausteins (Mikrochip) 4 sind über Bonddrähte 5 mit den aus dem IC-Gehäuse herausgeführten Versorgungsspannungsanschlüssen 6 bzw. Masseanschlüssen 7 verbunden. Auf diese Weise werden verschiedene Funktionsblöcke des Mikroschaltbausteins 4 getrennt voneinander mit Spannung versorgt und dadurch die Störabstrahlung des IC's reduziert. Schneller Strombedarf einzelner Funktionsblöcke und die damit verbundenen

hohen Flankensteilheiten (dl/dt) führen aber dennoch zu hochfrequenten Störspannungen, die bei direkter Speisung aus einem nicht dargestellten Netzteil über die niederimpedanten Masseleitungen über das gesamte elektronische System, z. B. ein Steuergerät, verteilt wird. Deshalb ist parallel zu jedem Anschlußpaar 6, 7 ein Blockkondensator 8 geschaltet, der als Energiereserve für schnellbenötigte Ströme der entsprechenden Funktionsblöcke dient.

Eine erfindungsgemäße Schaltungsanordnung ist in Fig. 2 dargestellt. Dabei sind Baugruppen, so weit sie mit den Teilen der Fig. 1 übereinstimmen, durch dieselben Bezugszeichen gekennzeichnet. Die Versorgungsspannungs-Bondstellen 1 und die Masse-Bondstellen 2 des Mikroschaltbausteins 4 sind über Bonddrähte 5 sternförmig mit den Kapazitätsanschlüssen 10 und 11 eines Niederinduktivitäts-Kondensators 12 verbunden.

Sternförmig heißt dabei, daß alle Versorgungsspannungs-Bondstellen 1 mit dem einen Anschluß, z. B. Kapazitätsanschluß 10, und alle Masse-Bondstellen 2 mit dem anderen Anschluß, z. B. Kapazitätsanschluß 11 verbunden sind. Über weitere Bonddrähte 13 sind die Kapazitätsanschlüsse 10 und 11 des Niederinduktivitäts-Kondensators 12 mit einem aus dem IC-Gehäuse 3 herausgeführten Versorgungsspannungs-Pinpaar 6, 7 verbunden. Dabei ist der mit den Versorgungsspannungs-Bondstellen 1 verbundene Kapazitätsanschluß 10 mit dem Versorgungsspannungsanschluß 6 und der mit den Masse-Bondstellen 2 verbundene Kapazitätsanschluß 11 mit dem Masseanschluß 7 verbunden. Mindestens ein, vorzugsweise aber zwei Bezugspotential-Anschlüsse 14 des Kapazitätsnetzwerks 12 sind elektrisch leitend mit einer erdfreien Massefläche 16 (floating ground) verbunden, die keine galvanische Verbindung zu den als Rückstrompfad dienenden Masseleitungen aufweist.

Da durch den in das IC-Gehäuse 3 integrierte Niederinduktivitäts-Kondensator 12 bereits die Energie für schnellen Strombedarf aller Funktionseinheiten auf dem Mikroschaltbaustein 4 zur Verfügung gestellt wird, sind keine externen Blockkondensatoren mehr nötig. Weitere Anschlüsse 6 und 7, die bisher zur getrennten Spannungsversorgung der einzelnen Funktionsblöcke dienten, sind nicht mehr notwendig und können somit für andere Funktionen genutzt werden. Sollte ein Versorgungsspannungsanschluß am IC-Gehäuse 3 nicht ausreichen, um den Strombedarf aus dem Netzteil im Normalbetrieb, also bei unkritischer Flankensteilheit der Stromimpulse zu liefern, können weitere Pinpaare 6, 7 über Bonddrähte 13 mit dem Niederinduktivitäts-Kondensator 12 verbunden werden.

Der Niederinduktivitäts-Kondensator 12 ist vorzugsweise in Dünnschichttechnik auf einem keramischen Substrat aufgebaut, kann aber auch monolithisch auf einem Silizium-Chip realisiert werden.

Die Erfindung wurde anhand der Figuren beispielhaft für einen integrierten Schaltkreis mit zwei getrennten Versorgungsspannungs-Pinpaaren beschrieben, eignet sich aber ebenso für eine höhere Anzahl von Versorgungsspannungs-Pinpaaren als auch für integrierte Schaltkreise, die keine getrennte Spannungsversorgung aufweisen.

Patentsprüche

1. Schaltungsanordnung zum Entstören von integrierten Schaltkreisen mit

- einem Mikroschaltbaustein (4) (Mikrochip), der in einem IC-Gehäuse (3) angeordnet ist,
- mindestens einer Versorgungsspannungs-Bondstelle (1) auf dem Mikroschaltbaustein (4) zum Anschluß an eine Versorgungsspannung
- mindestens einer Masse-Bondstelle (2) auf dem

Mikroschaltbaustein (4) zum Anschluß an ein Massepotential,

- mindestens einem aus dem IC-Gehäuse (3) herausgeführten Versorgungsspannungs-Pinpaar (6, 7), bestehend aus einem Versorgungsspannungsanschluß (6) und einem Masseanschluß (7), zum Anschluß einer Versorgungs- bzw. einer Masseleitung, und

- einem in das IC-Gehäuse (3) integrierten Niederinduktivitäts-Kondensator (12), der aufweist

- Kapazitätsanschlüsse (10, 11), die jeweils über Bonddrähte (5) sternförmig mit der Versorgungsspannungs-Bondstelle (1) und Masse-Bondstelle (2) des Mikroschaltbausteins (4) und über weitere Bonddrähte (13) mit mindestens einem Versorgungsspannungs-Pinpaar (6, 7) verbunden sind, und
- mindestens einen Bezugspotential-Anschluß (14), der elektrisch leitend mit einer erdfreien Massefläche (16) verbunden ist.

2. Schaltungsanordnung nach Anspruch 1, dadurch gekennzeichnet, daß der Niederinduktivitäts-Kondensator (12) monolithisch auf einem Silizium-Chip realisiert ist.

Hierzu 2 Seite(n) Zeichnungen

FIG 1

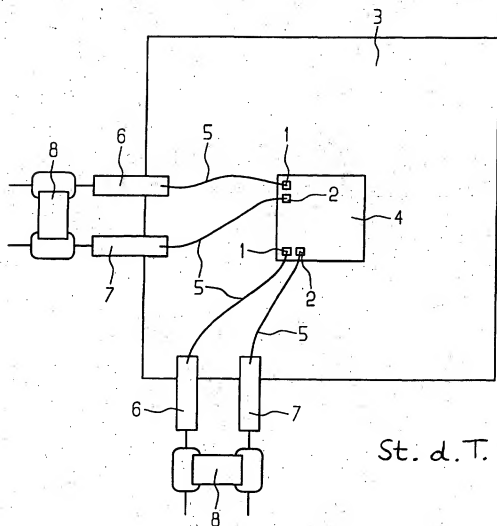


FIG 2

